

表面符号を用いた誤り耐性量子計算へ向けた 超伝導デバイスアーキテクチャ

理研RQC

超伝導量子計算システム研究ユニット

基礎科学特別研究員

上野 洋典

自己紹介

● 経歴

- 2015.4~2017.3: 東大工学部 計数システム
- 2017.4~2022.3: 東大情報理工 システム情報学専攻 中村研
 - 計算機アーキテクチャ、省電力計算
 - 博論: 超伝導古典回路を用いた量子誤り訂正
- 2022.5~2023.2: ミュンヘン工科大学 訪問研究員
 - HPC、アーキテクチャ、量子-HPC連携
- 2023.4~現在: 理研RQC 田淵ユニット 基礎特研究員

● 研究対象、興味

- 計算機アーキテクチャ、超伝導古典 (SFQ) 回路、誤り耐性量子計算



ドイツでの最初（上）と
最後（下）のビールと私

- 計算機アーキテクチャ分野について
 - 計算機アーキテクチャの研究対象・隣接分野
 - 計算機アーキテクチャ分野における量子関連の研究動向
- FTQCの実現に向けた超伝導古典デバイスアーキテクチャ
 - 背景: 超伝導誤り耐性量子計算機、表面符号
 - 実用的な復号器の満たすべき性質
 - QECOOL: 超伝導古典回路を用いた表面符号のオンライン復号器
 - QECOOLの拡張および最近の関連研究
- 最近取り組んでいるトピック

未公表内容を含むためHPでは非公開

- まとめ・今後の量子計算機アーキテクチャ研究に向けて

計算機アーキテクチャ分野の研究対象

命令セットアーキテクチャ
(ISA)

RISC, CISC, VLIW

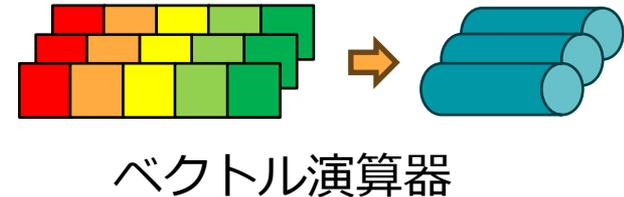
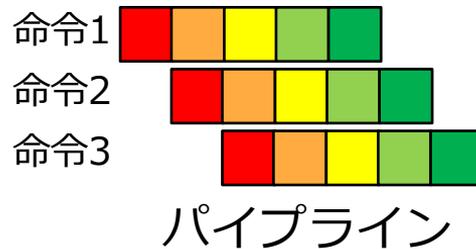


x86 (CISC) vs. RISC-V (RISC)

計算機の中身

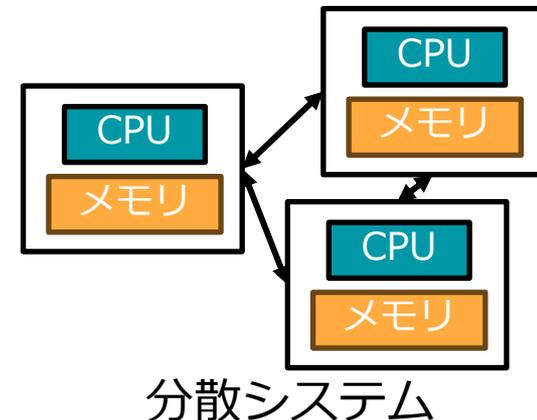
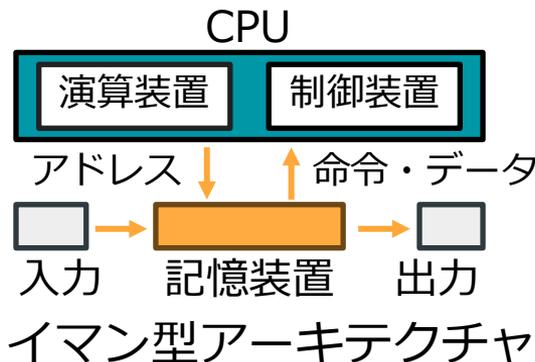
マイクロアーキテクチャ

CPU, パイプライン,
投機的実行

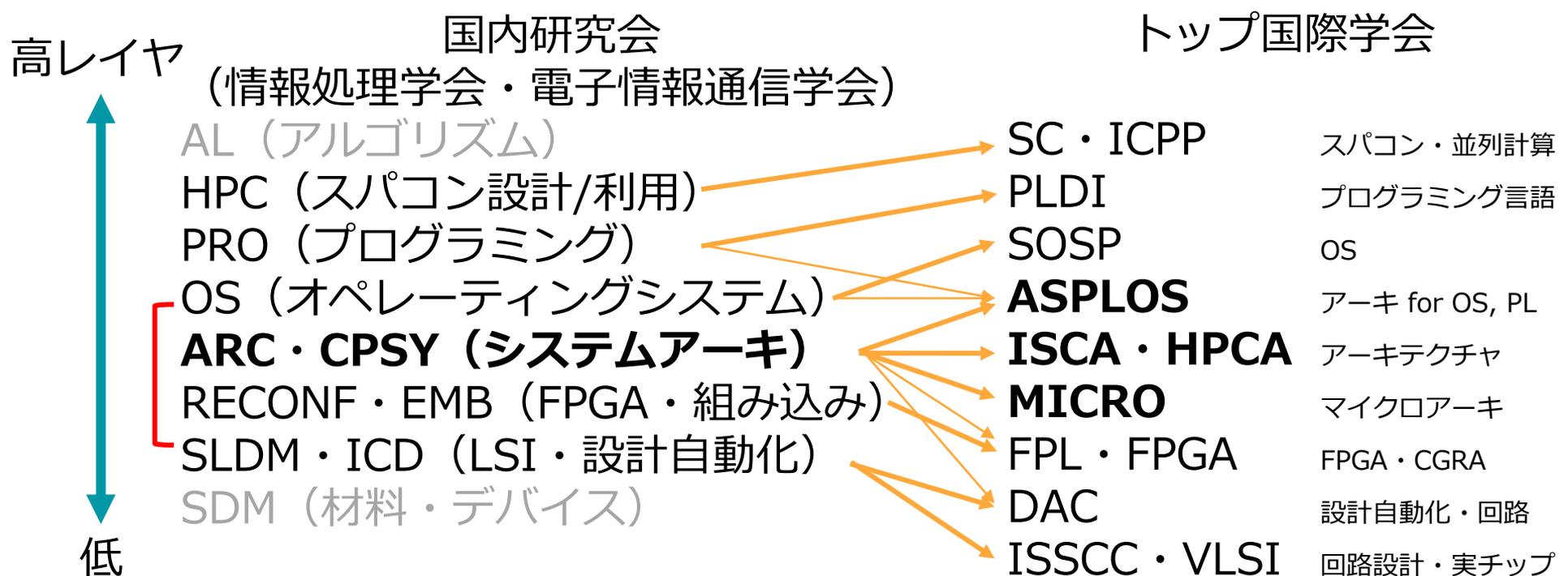


システムアーキテクチャ
ノイマン型アーキテクチャ,
キャッシュ, 分散システム

計算機全体の構成
計算機を取り巻く環境

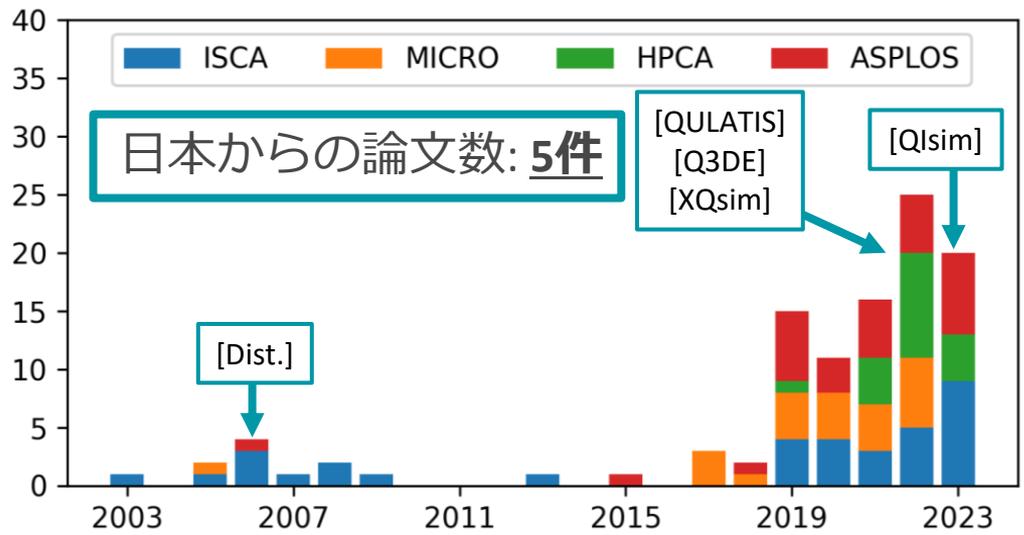


計算機アーキテクチャの隣接分野



上は計算機と不可分なソフトウェアまで
下はビットまで

国内外の量子計算機アーキテクチャ研究動向



アーキ系のトップ国際会議 (ISCA, MICRO, HPCA, ASPLOS) における量子計算機関連論文数 (過去20年分)

年	量子関連論文割合
2003~2018	0~1%程度
2019	5.4% (15/276)
2020	3.6% (11/308)
2021	5.0% (16/323)
2022	7.7% (25/325)
2023 (除MICRO)	6.4% (20/311)

トップ国際会議における量子関連論文数割合

元データ: <https://yuteno.github.io/> または上野のresearchmapで公開中

[Dist.] R. Van Meter, W. Munro, K. Nemoto, K. Itoh, "Distributed Arithmetic on a Quantum Multicomputer", **ISCA2006**.
 [QULATIS] **Y. Ueno**, M. Kondo, M. Tanaka, Y. Suzuki, Y. Tabuchi, "QULATIS: A Quantum Error Correction Methodology toward Lattice Surgery", **HPCA2022**.
 [Q3DE] Y. Suzuki, ..., K. Inoue, T. Tanimoto, "Q3DE: A fault-tolerant quantum computer architecture for multi-bit burst errors by cosmic rays", **MICRO2022**.
 [XQsim] I. Byun, ..., T. Tanimoto, M. Tanaka, K. Inoue, J. Kim, "XQsim: modeling cross-technology control processors for 10+K qubit quantum computers", **ISCA2022**.
 [Qlsim] D. Min, ..., M. Tanaka, K. Inoue, J. Kim, "Qlsim: Architecting 10+K Qubit QC Interfaces Toward Quantum Supremacy", **ISCA2023**.

量子計算機アーキテクチャ分野？

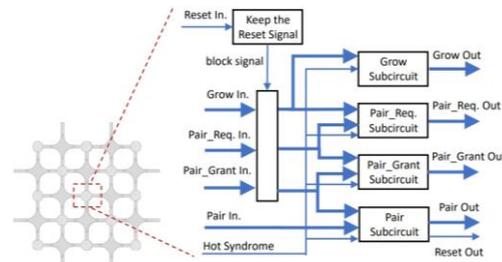
命令セットアーキテクチャ (ISA)

マイクロアーキテクチャ

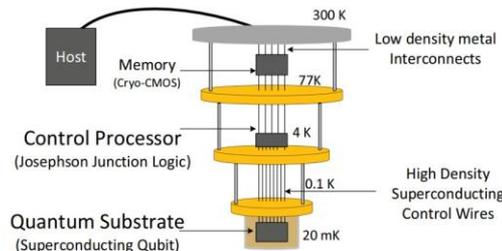
システムアーキテクチャ

Table I. Overview of eQASM instructions. The operator `::` concatenates the two bit strings.

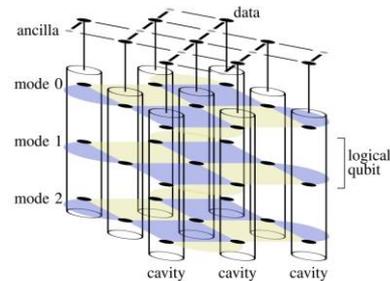
Type	Syntax	Description
Control	<code>CMP R_a, R_t</code>	CoMPare GPR R_a and R_t and store the result into the comparison flags.
	<code>BR <Comp. Flag>, Offset</code>	(BRanch) Jump to $PC + Offset$ if the specified comparison flag is '1'.
Data Transfer	<code>FBR <Comp. Flag>, R_d</code>	(Fetch BRanch Register) Fetch the specified comparison flag into GPR R_d .
	<code>LDI R_d, Imm</code>	(Load Immediate) $R_d = \text{sign_extend}[Imm]$ [9.0]. [32].
	<code>LDDI R_d, Imm, R_a</code>	(Load Unsigned Immediate) $R_d = \text{Imm}[14:0]::R_a[16:0]$.
	<code>LD R_d, R_t(Imm)</code>	(Load from memory) Load data from memory address $R_t + Imm$ into GPR R_d .
	<code>ST R_a, R_t(Imm)</code>	(Store to memory) Store the value of GPR R_a in memory address $R_t + Imm$.
	<code>FMR R_d, Q_i</code>	(Fetch Measurement Result) Fetch the result of the last measurement instruction on qubit i into GPR R_d .
Logical	<code>AND/OR/XOR R_d, R_a, R_t</code> <code>NOT R_d, R_t</code>	Logical and, or, exclusive or, not.
Arithmetic	<code>ADD/SUB R_d, R_a, R_t</code>	Addition and subtraction.
Waiting	<code>QWAIT Imm</code> <code>QWAITR R_a</code>	(Quantum WAIT Immediate/Register) Specify a timing point by waiting for the number of cycles indicated by the immediate value Imm or the value of GPR R_a .
Target Specify	<code>SMIS S_d, <Qubit List></code> <code>SMIT S_d, <Qubit Pair List></code>	(Set Mask Immediate for Single-/Two-qubit operations) Update the single- (two-qubit operation target register S_d (T)).
Q. Bundle	<code>[PI,] Q_Op [; Q_Op]</code>	Applying operations on qubits after waiting for a small number of cycles indicated by PI .



SFQ surface code decoder, ISCA2020



Cryogenic QEC architecture
MICRO2017



Virtualized Logical Qubit
MICRO2020

- K. Bertels et al., "eQASM: An Executable Quantum Instruction Set Architecture," in HPCA2019.
- C. Duckering et al., "Virtualized Logical Qubits: A 2.5 D Architecture for Error-Corrected Quantum Computing," in MICRO2020.
- S. Tannu et al., "Taming the Instruction Bandwidth of Quantum Computers via Hardware-Managed Error Correction," in MICRO2017.
- A. Holmes et al., "NISQ+: boosting quantum computing power by approximating quantum error correction," in ISCA2020.

発表内容

- 計算機アーキテクチャ分野について
 - 計算機アーキテクチャの研究対象・隣接分野
 - 計算機アーキテクチャ分野における量子関連の研究動向
- FTQCの実現に向けた超伝導古典デバイスアーキテクチャ
 - 背景: 超伝導誤り耐性量子計算機、表面符号
 - 実用的な復号器の満たすべき性質
 - QECOOL: 超伝導古典回路を用いた表面符号のオンライン復号器
 - QECOOLの拡張および最近の関連研究
- 最近取り組んでいるトピック

未公表内容を含むためHPでは非公開

- まとめ・今後の量子計算機アーキテクチャ研究に向けて

誤り耐性超伝導量子計算機的主要な構成要素

デジタル
量子計算

論理命令



誤り訂正
プロセス

物理命令

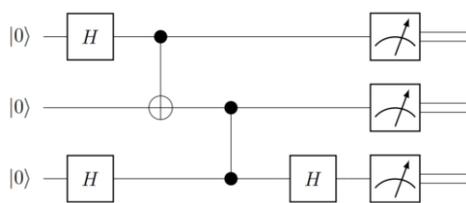


超伝導量子
プロセッサ

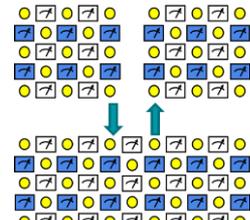
論理測定



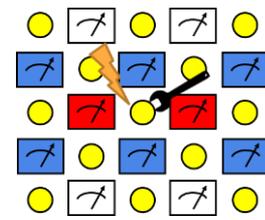
物理測定



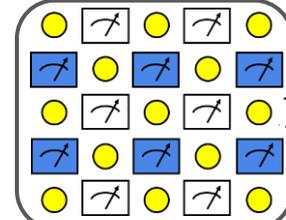
量子回路



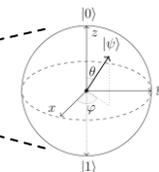
格子手術による
論理演算



表面符号の
復号



表面符号による
符号化



物理量子ビット

要素
技術

素因数分解
量子化学計算

魔法状態蒸留回路[1]

Blossom alg. ($O(n^3)$)[2]
機械学習手法[3]

高効率な符号化[4]
2.5D アーキテクチャ[5]

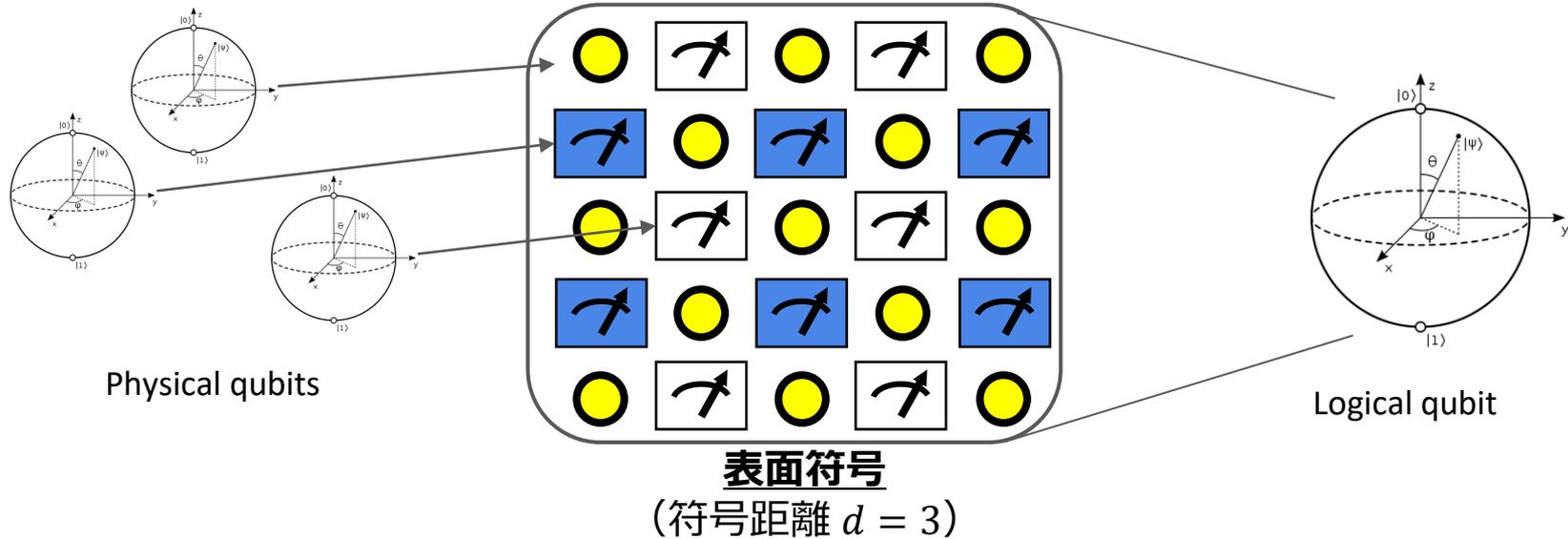
100+ qubitsマシン[6]

- 「いかにして効率的な誤り訂正プロセスを実現するか」

が誤り耐性量子計算の実現性の決め手

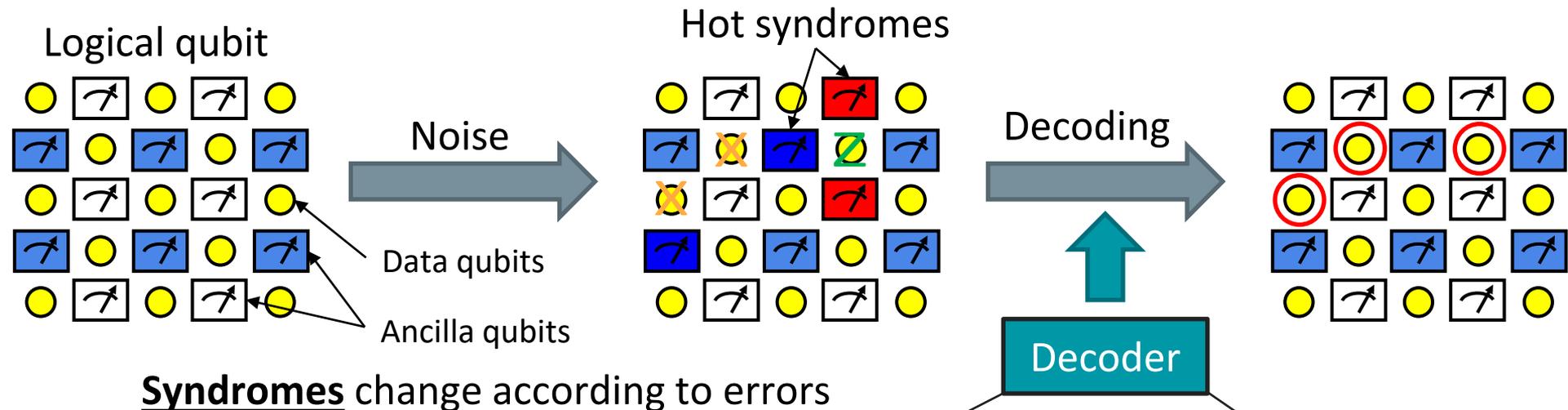
- 表面符号の復号がボトルネック

量子誤り訂正符号: 表面符号



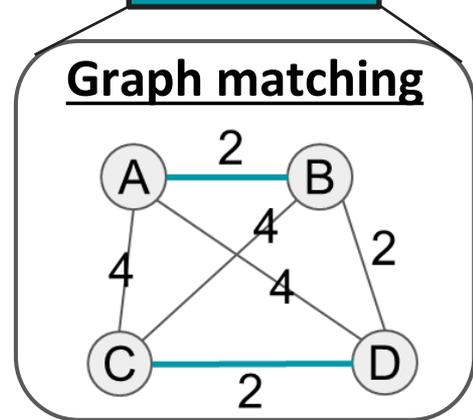
- 複数の物理量子ビットを冗長に組み合わせて論理量子ビットを表現
- 表面符号の復号 (=誤り訂正) はグラフマッチング問題に帰着される
- → 古典計算機のアシストにより量子計算機の誤り耐性を向上!

表面符号の復号の概要、古典との対比

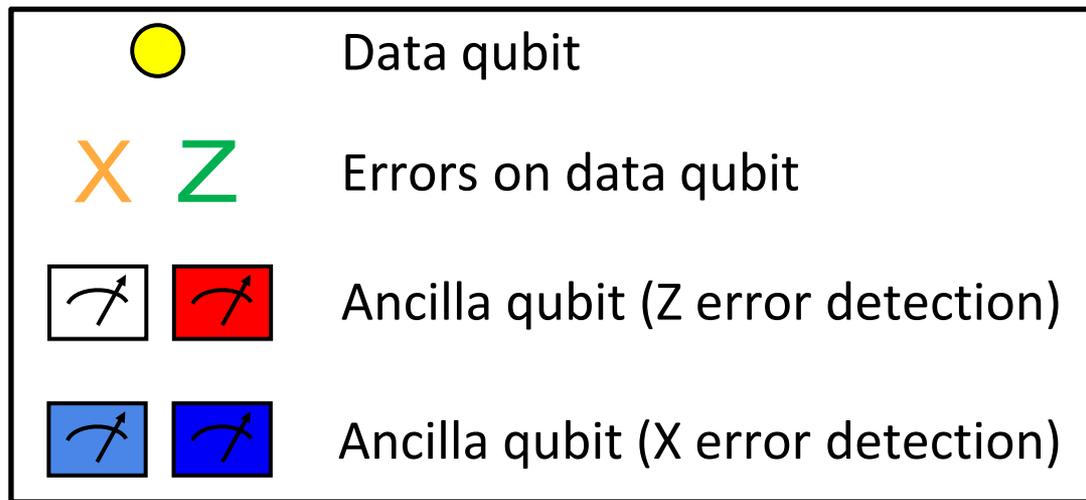
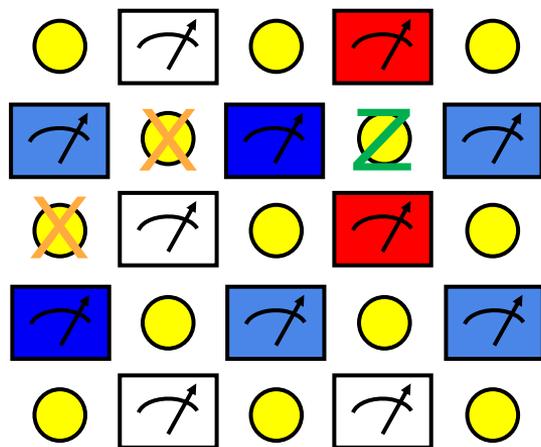


Cf. Classical error correction with parity bit

0 -> 000	1 0 0	? ? ?
1 -> 111	1 0	1 1
Codewords	-> <u>0</u> 0 0	-> ? <u>?</u> ?

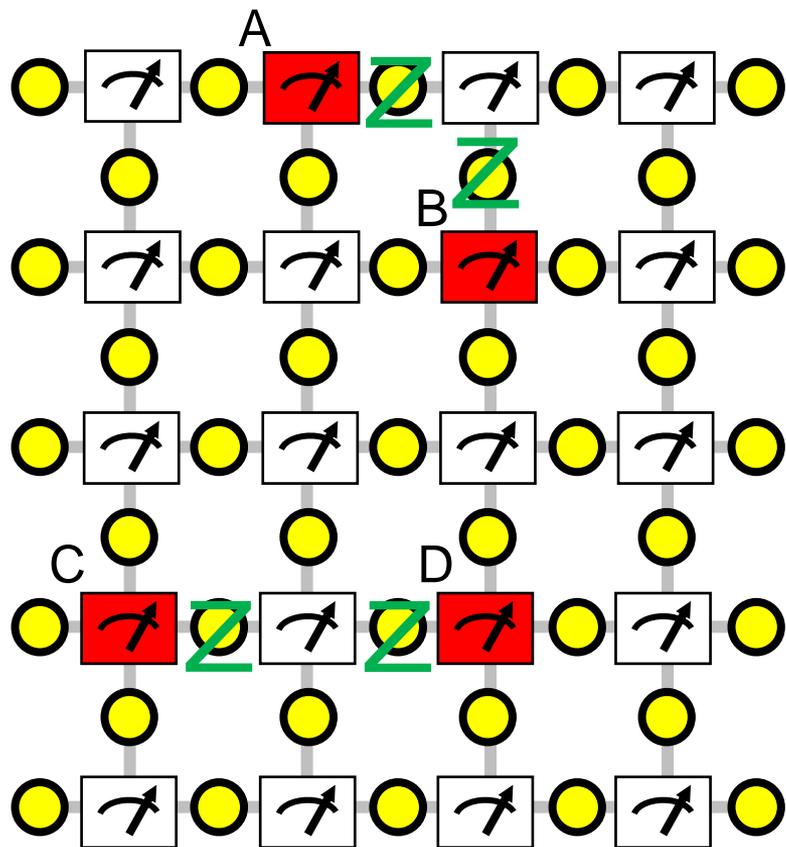


表面符号の機能



- 各補助量子ビットは隣接したデータ量子ビットの
パリティチェックに使われる
 - エラー鎖の端点のみが奇パリティ（**ホットシンδροーム**）になると期待される
- データ量子ビットのエラーを直接の観測なしに検出できる

表面符号の復号

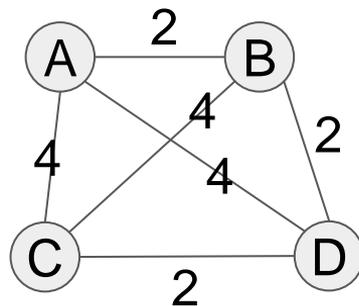


仮定

- XとZのエラーは独立に復号できる
- なるべく短いエラー鎖が生じる



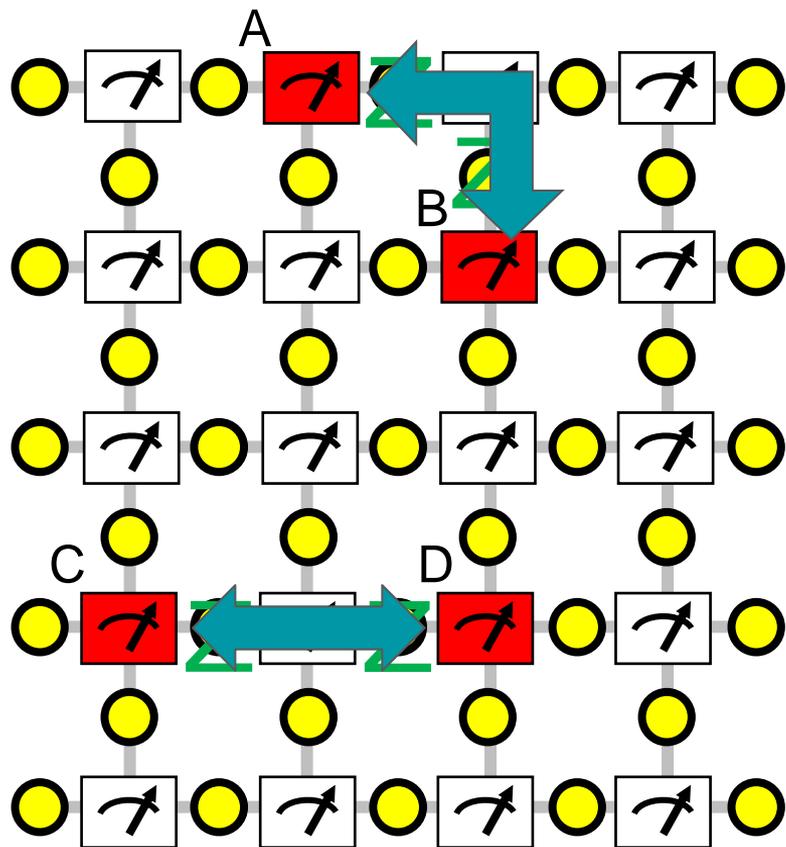
Minimum Weight Perfect Matching (MWPM)



V : Hot syndromes
 W_e : Manhattan distance

Exact solution: **Blossom algorithm ($O(n^3)$)**

表面符号の復号

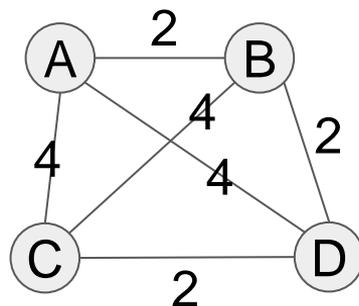


仮定

- XとZのエラーは独立に復号できる
- なるべく短いエラー鎖が生じる



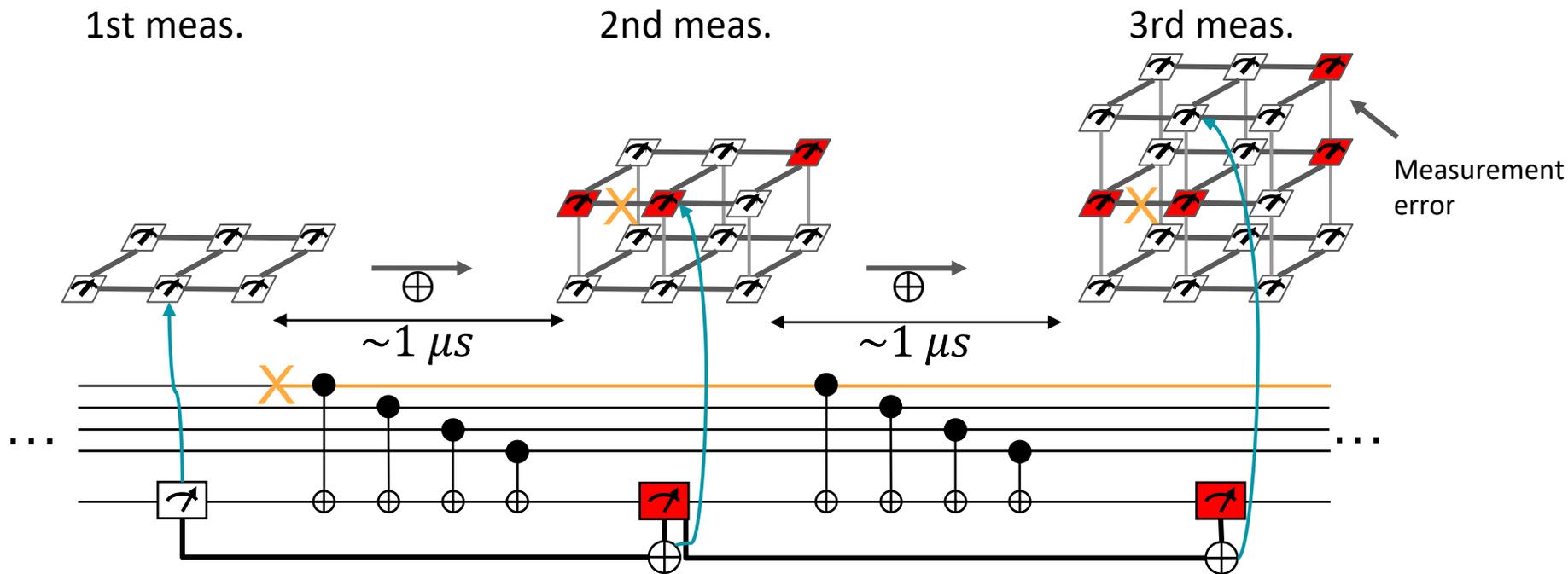
Minimum Weight Perfect Matching (MWPM)



V : Hot syndromes
 W_e : Manhattan distance

Exact solution: **Blossom algorithm** ($O(n^3)$)

補助量子ビットの観測エラー



- 補助量子ビットに観測エラーが生じる場合は複数回観測を繰り返して3次元のシンドローム格子を構築

実用的な復号器の満たすべき性質

性質

1. 消費電力

- 許容消費電力の限られた極低温環境で動作してほしい

2. レイテンシ

QECool, DAC'21

- 復号が遅いとエラーが蓄積し、量子計算全体の低速化につながる

3. 機能性

QULATIS, HPCA'22

- 単一論理ビットだけでなく、論理演算実行時の復号も行いたい

4. 復号精度

NEO-QEC, arXiv:2208.05758

- 高いしきい値を持つことが好ましい

解決策

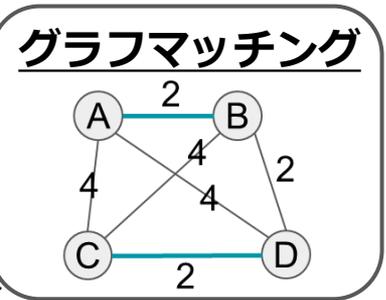
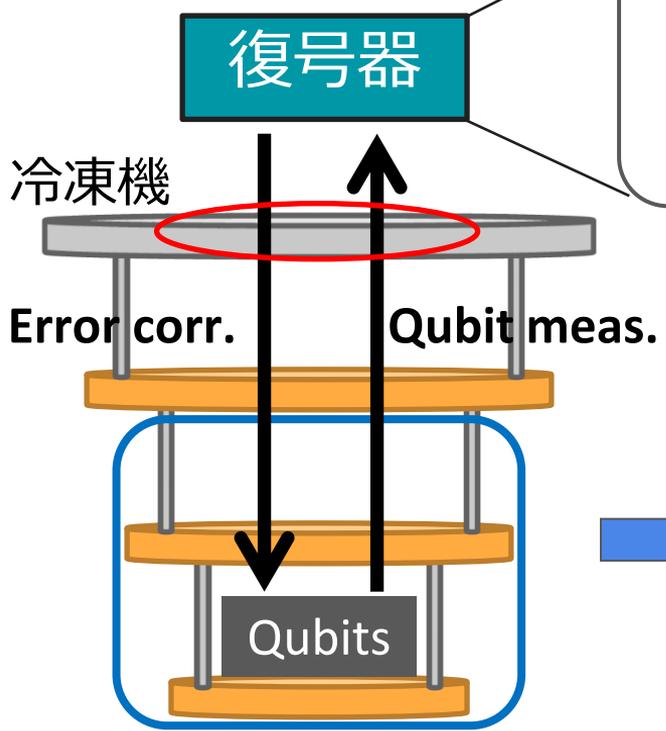
超伝導古典回路を用いた設計

オンライン復号

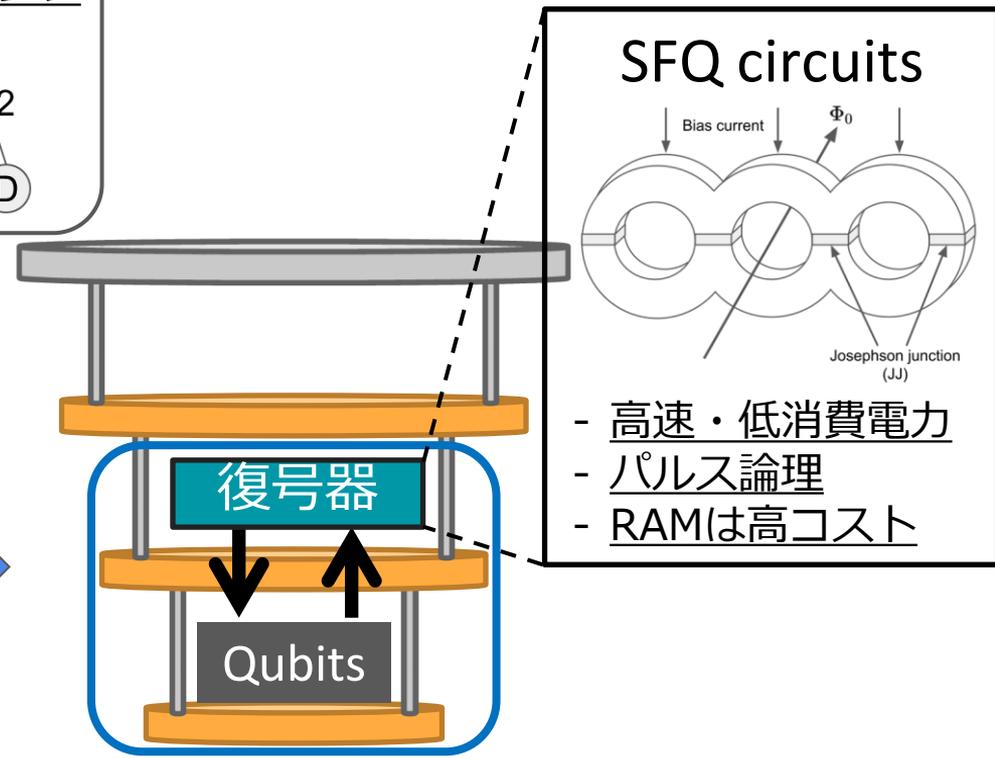
2値化
ニューラルネット

極低温で動作するQECアーキテクチャ

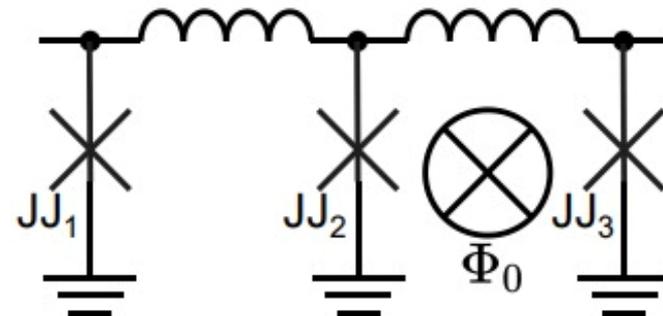
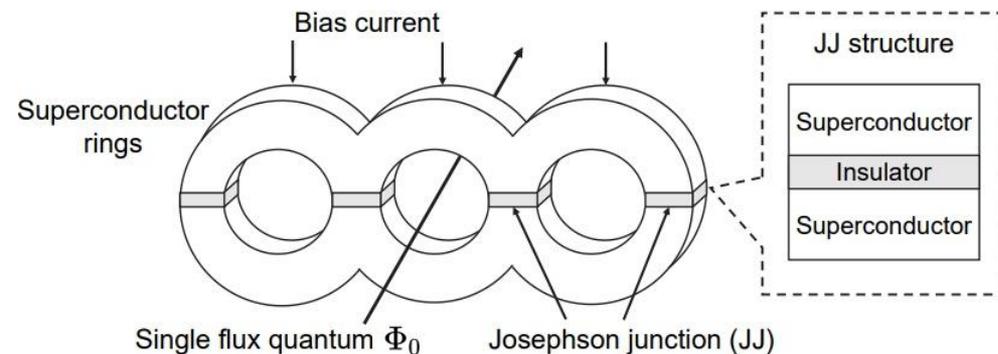
従来アーキテクチャ



提案アーキテクチャ



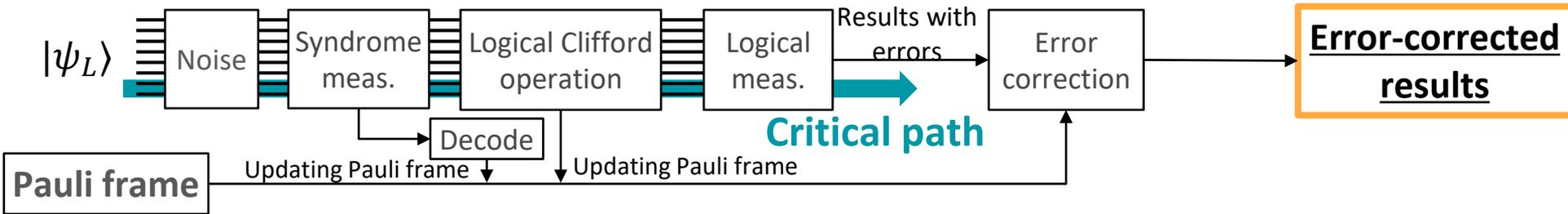
超伝導古典回路による復号



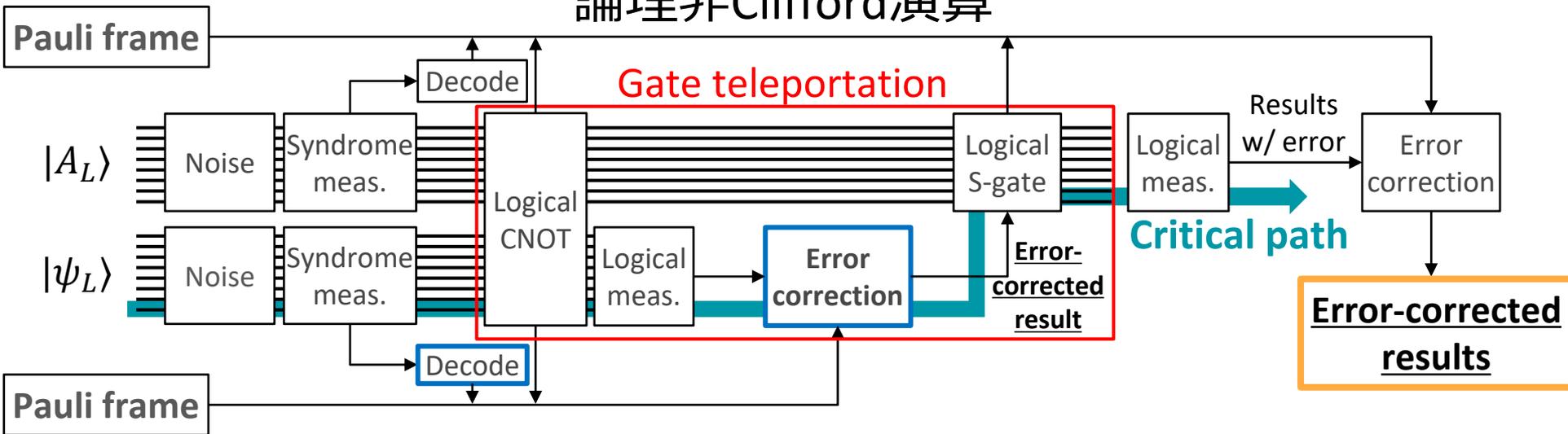
- 単一磁束量子 (SFQ: Single Flux Quantum) 回路
- 超伝導リング内の磁束量子の有無で0 or 1を表現
- 4K程度の極低温環境でのみ動作
- CMOSに比べて高速・低消費電力
- 大規模なメモリの構築は難しい
 - MWPMをSFQで実行するのは現実的でない

復号レイテンシの影響

論理Clifford演算

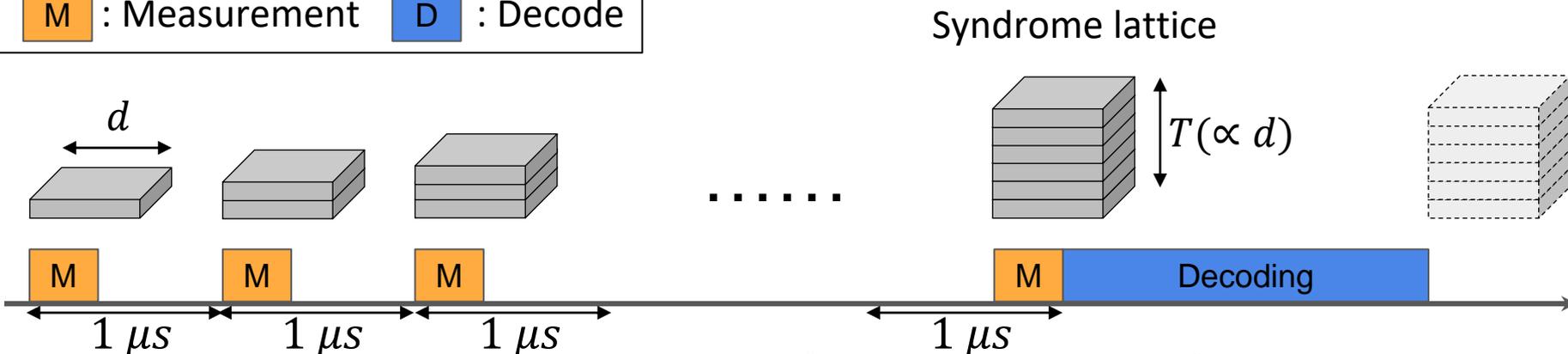


論理非Clifford演算



MWPMが実用的でない理由

M : Measurement D : Decode



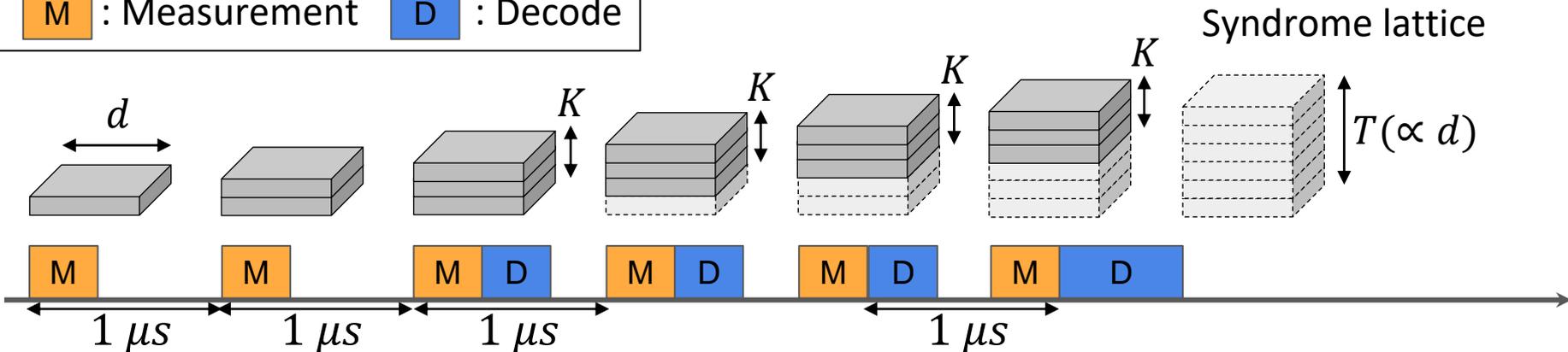
MWPM実行時の観測プロセスと復号プロセス

バッチ復号

- + 復号性能は高い
- 復号レイテンシが大きい
- $O(d^3)$ のシンドロームを保持

オンライン復号

M : Measurement D : Decode

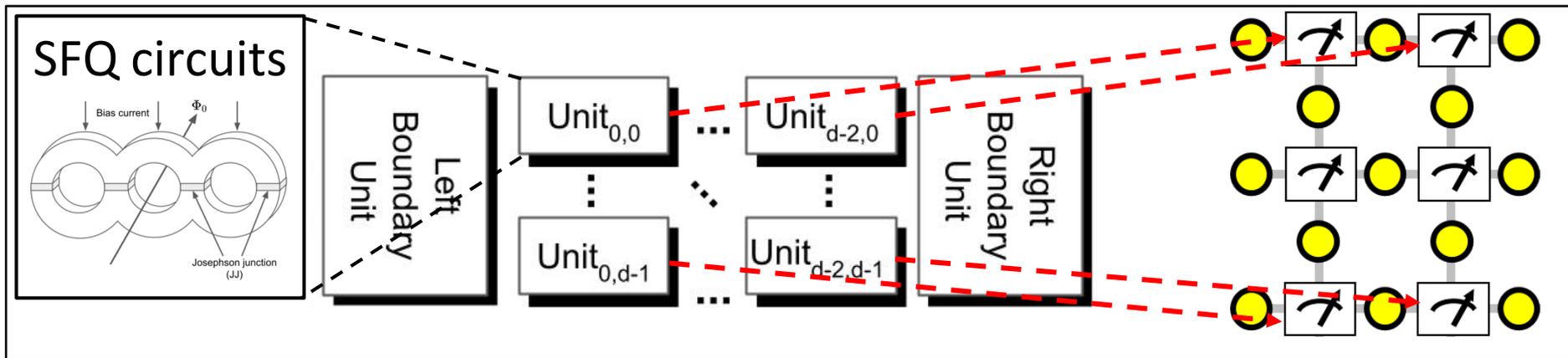


提案手法の観測プロセスと復号プロセス

オンライン復号

- バッチ復号に比べて低精度
- + 低レイテンシ
- + $O(Kd^2)$ のシンδροームを保持

提案手法: QECOOOL

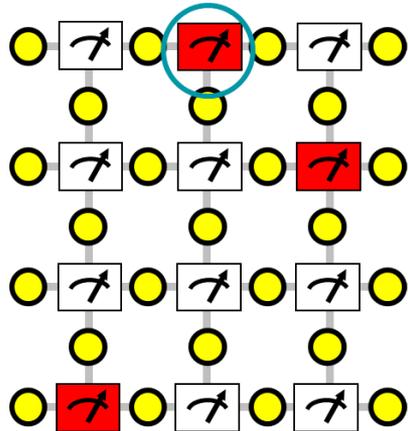


QECOOOLのアーキテクチャ

- Quantum Error COrrrection by On-Line decoding algorithm
- 大規模なRAMを必要としない 分散型のアーキテクチャ
 - 補助量子ビットに1対1に対応する Unitを導入
 - Unit同士の3種類の信号伝播によりマッチング問題を解く

QECCOOLの処理の概要

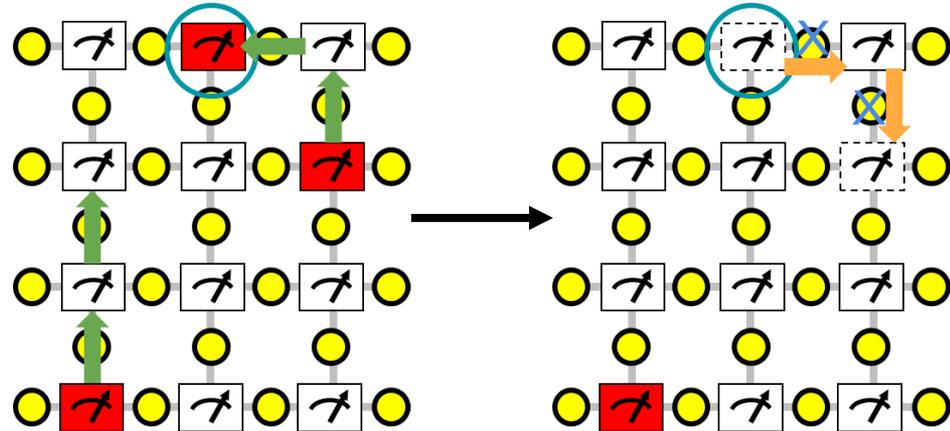
Step 1



ホットシンδροームのペアを探す起点を決定



Step 2

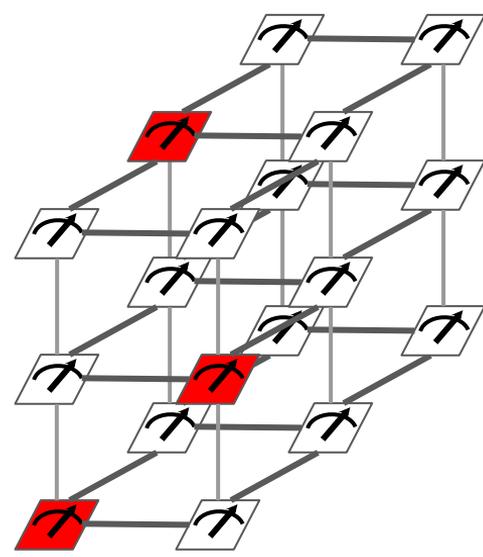


2種類の信号の伝播により最近傍のホットシンδροームを見つける

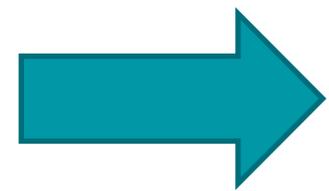
MWPMの貪欲な近似アルゴリズム

$O(n^2)$, 近似度 1/2

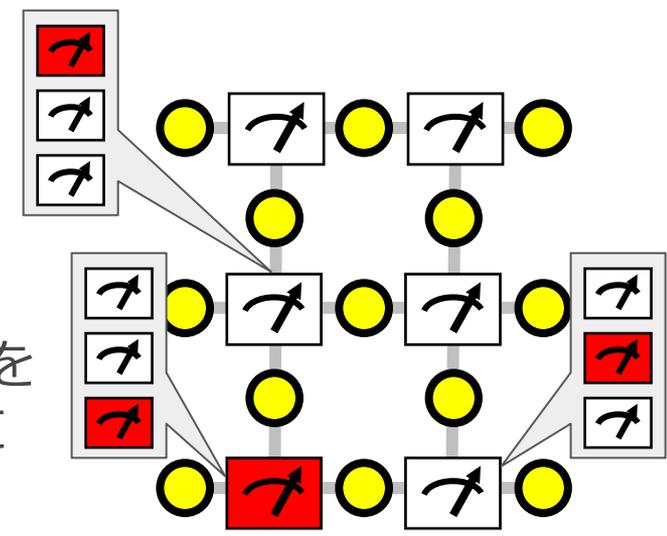
観測エラーへの対応



3-D syndrome lattice



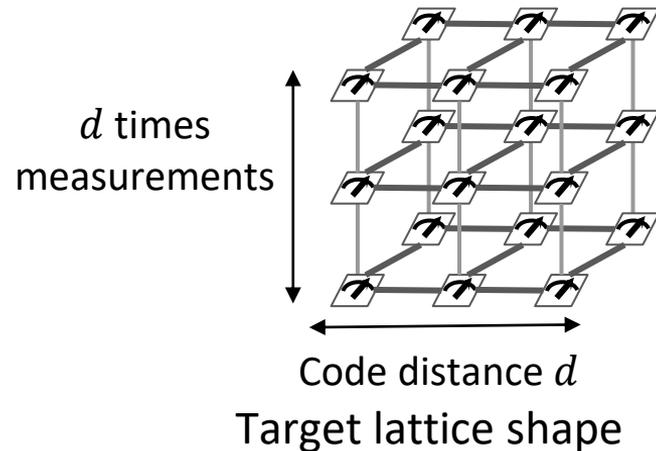
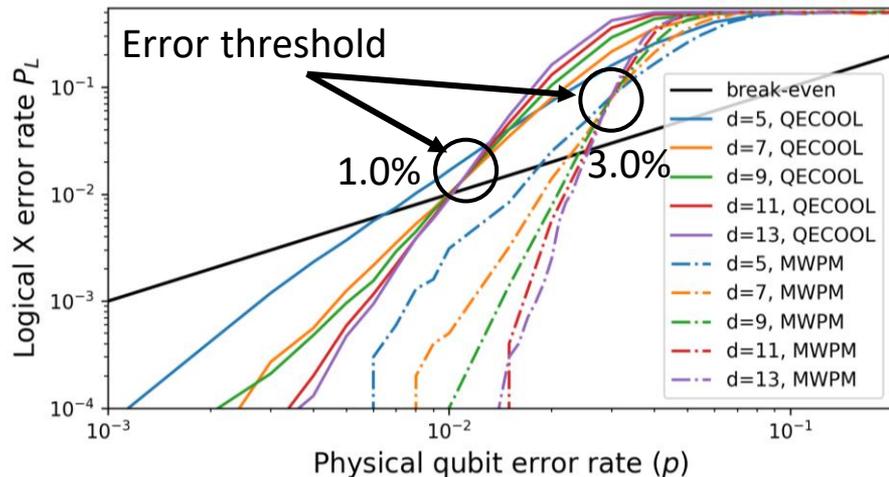
3次元のシンδροーム格子を
2次元グリッド状のUnitに
マッピング



Units with $O(K)$ memory

- 各Unitは複数のシンδροームを保持する $O(K)$ のバッファを持つ
- バッファの読み出し順を工夫する以外は2次元の場合と同じ処理

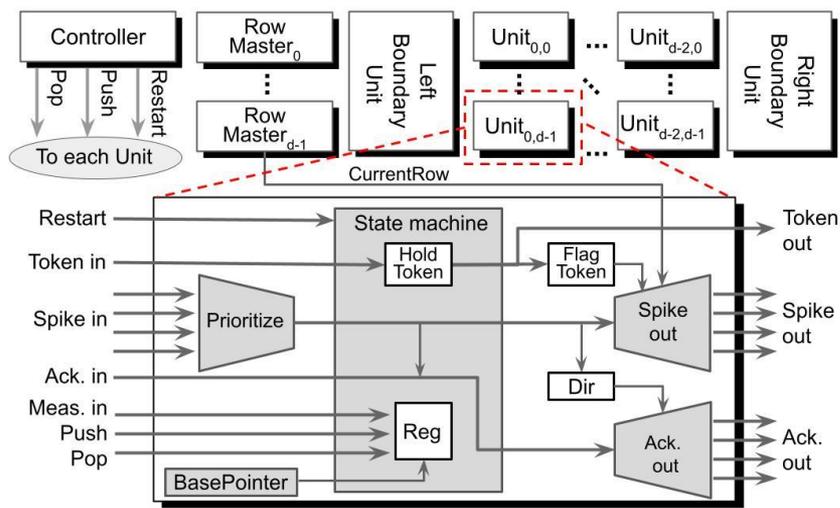
QECCOOLの復号性能



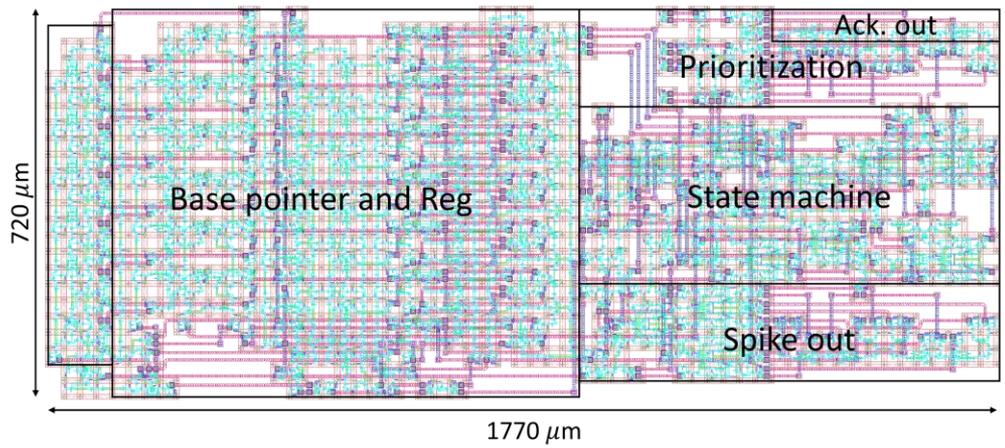
Experimental condition

- Measurement process is performed **once every $1 \mu s$**
- Each QECCOOL Unit has a **7-bit** buffer to store syndrome values
- If buffer entry size is greater than $K = 3$, QECCOOL is performed; otherwise, each Unit waits for measurement process
- MWPM operates with batch-QEC manner
- しきい値: QECCOOL $p = 0.01$, MWPM $p = 0.03$

QECool 復号器のSFQ回路による実装



Architecture overview of QECool



SFQ design layout of QECool Unit

JJs: 3177	Area: 1.274 mm ²	Latency: 215 ps	Power cons.: 2.78 μW
-----------	-----------------------------	-----------------	-----------------------------

of protectable logical qubits on 4-K environment

Suppose $d = 9$, and power budget in 4-K env. is 1 W

$$1_{[W]} / (9 \times 8 \times 2 \times 2.78_{[\mu W]}) = \mathbf{2498 \text{ logical qubits}}$$

QECOOOLまとめ

- 極低温環境でのオンライン復号はスケーラブルな超伝導 FTQCの実現のために必須
- SFQ回路で実装したQECOOOL復号器はレイテンシ制約を満たしつつ極低温環境で動作する
- QECOOOLはデータ・観測エラーが生じる場合の単一論理ビットを保護できる

復号器の満たすべき性質

- ✓ 消費電力
- ✓ レイテンシ
- 機能性
- 復号精度

発表内容

- 計算機アーキテクチャ分野について
 - 計算機アーキテクチャの研究対象・隣接分野
 - 計算機アーキテクチャ分野における量子関連の研究動向
- FTQCの実現に向けた超伝導古典デバイスアーキテクチャ
 - 背景: 超伝導誤り耐性量子計算機、表面符号
 - 実用的な復号器の満たすべき性質
 - QECOOL: 超伝導古典回路を用いた表面符号のオンライン復号器
 - QECOOLの拡張および最近の関連研究
- 最近取り組んでいるトピック

未公表内容を含むためHPでは非公開

- まとめ・今後の量子計算機アーキテクチャ研究に向けて

極低温環境での復号器の関連研究

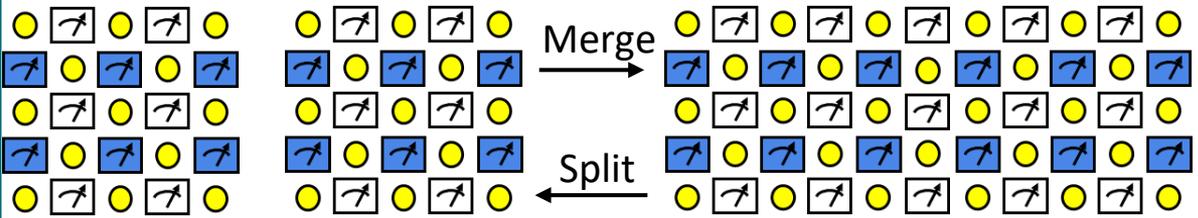
Table 1. Comparison of Cryo-CMOS and SFQ decoders. The area, power consumption and throughput are per distance-9 logical qubit.

	NN [32]	AQEC [38]	QECOOL [39]	QULATIS [40]	NEO-QEC [84]	Clique [103]
Platform	CMOS	SFQ	SFQ	SFQ	SFQ	SFQ
Meas. errors			✓	✓	✓	✓
Lattice surgery				✓	✓	
Area (mm ²)	10	369	183	16.4	N/A	14.4
Power consumpt. (μW)	20 000	3780	400.3	417.4	614.9	99
Throughput Max/Avg. (ns)	28	19.2/3.8	364/9.15	82/2.12	N/A	0.24
	TQE	ISCA 2020	<u>DAC</u> <u>2021</u>	<u>HPCA</u> <u>2022</u>	<u>2022.</u> <u>05758</u>	ASPLOS 2023

Francesco Battistel, Christopher Chamberland, Kauser Johar, Ramon W. J. Overwater, Fabio Sebastiano, Luka Skoric, Yosuke Ueno, Muhammad Usman, “Real-Time Decoding for Fault-Tolerant Quantum Computing: Progress, Challenges and Outlook”, Nano Futures, Vol. 7, Num. 3, pp. 032003.

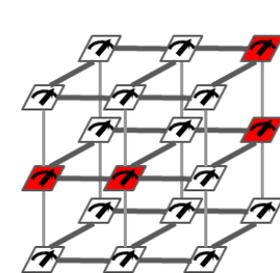
QECOOOLの格子手術向け拡張

Lattice surgery

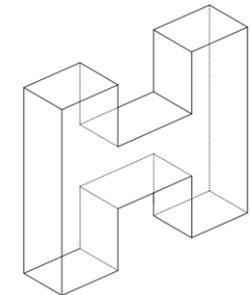


Framework to perform logical operations with SC-based QEC

Target lattice shape



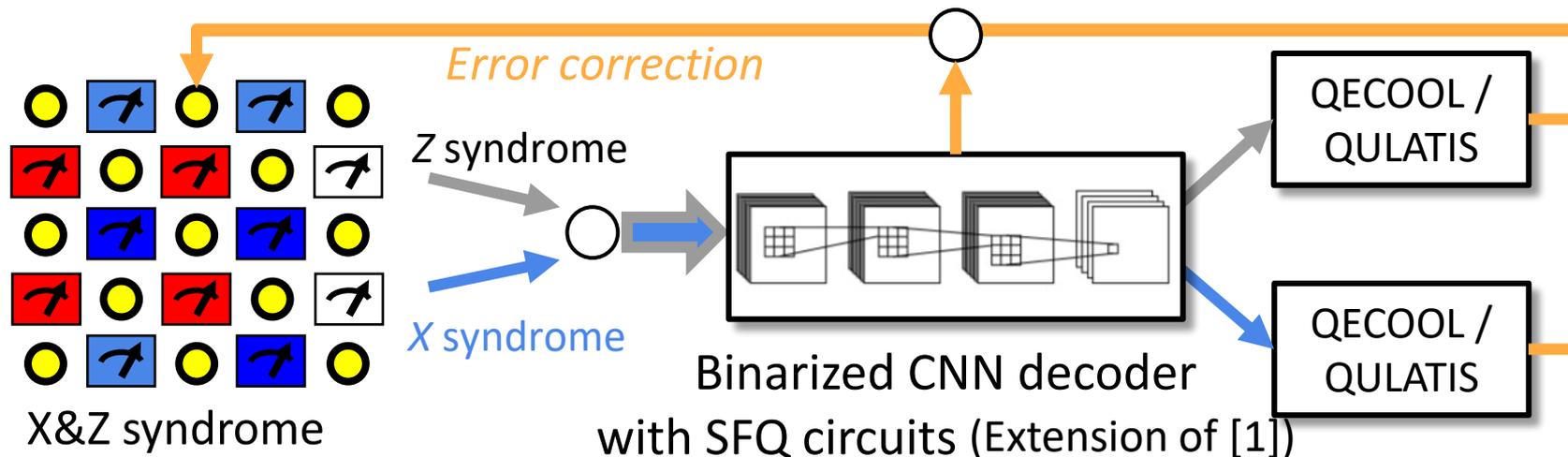
Single logical qubit (QECOOOL)



Lattice surgery (QULATIS)

- Extension of QECOOOL for decoding of lattice surgery
 - Supporting logical operations of the universal quantum gate set $\{H, CNOT, T\}$
- SFQ circuit design of QULATIS decoder is suitable for online decoding in a cryogenic environment

2値化NNをQECCOOLの精度向上

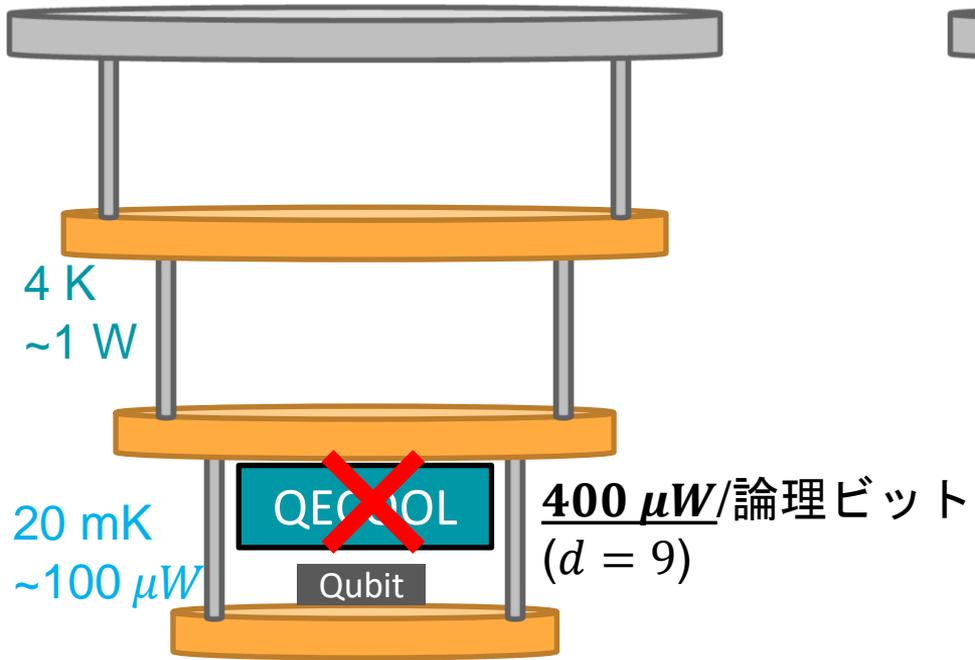


- A two-stage decoder with binarized CNN and QECCOOL/QULATIS
 - Improve threshold values of QECCOOL/QULATIS
- SFQ design of Neural Processing Unit for binarized CNN
 - Suitable for online decoding in a cryogenic environment

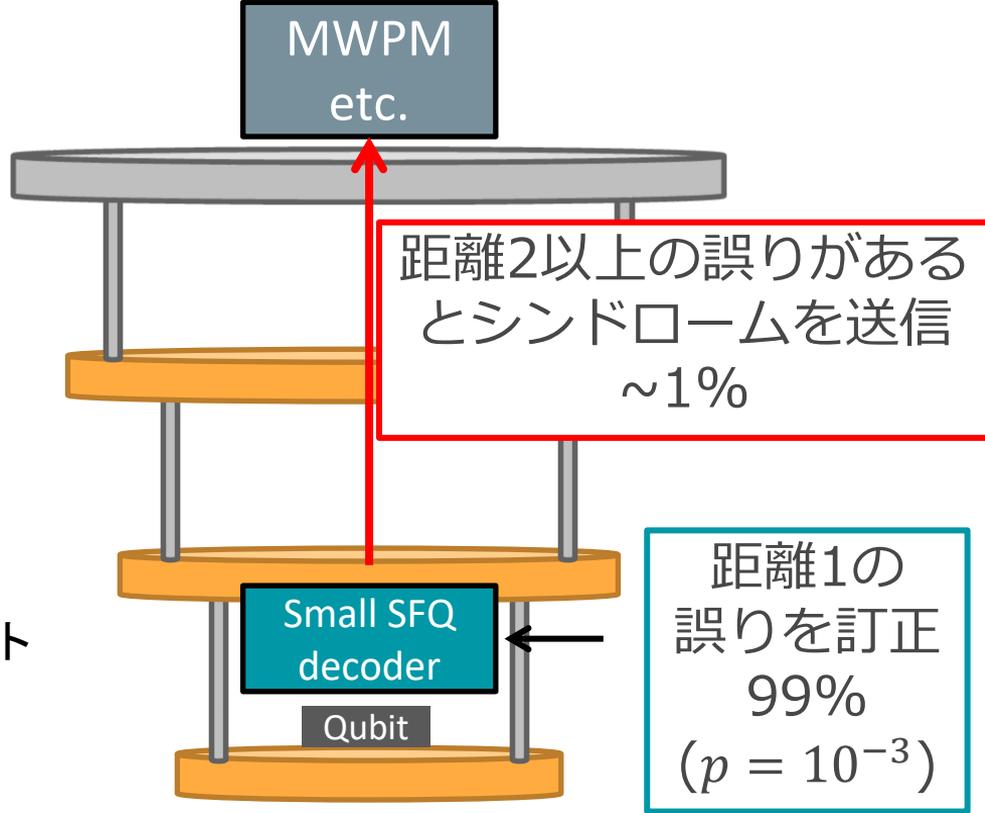
[1] S. Gicev, L. C. Hollenberg, and M. Usman, A scalable and fast artificial neural network syndrome decoder for surface codes, arXiv preprint arXiv:2110.05854 (2021).

階層的な復号器

SFQ回路を用いた
理想的なシステム



階層的な復号器



G. S. Ravi et al. "Clique: Better Than Worst-Case Decoding for Quantum Error Correction," ASPLOS2023.

Q3DE: 動的なエラーに対応する誤り訂正

制御回路の速度：動的なエラー訂正機構

鈴木さんの資料から引用

量子ビットのエラー率は時間的に変動する

YS, T. Sugiyama, T. Arai, W. Liao, K. Inoue, T. Tanimoto

例：宇宙線による準粒子の一時的増加



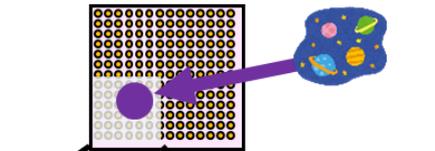
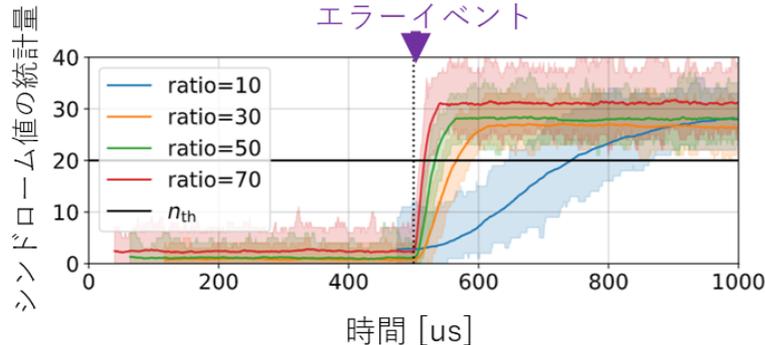
影響の度合い

持続時間： 26ms
サイズ： 4x4程度の領域
エラー率： 30倍程度
頻度： 26-qubit chipで0.1Hz
M.McEwen et al., NatPhys 18, 107-111 (2022)

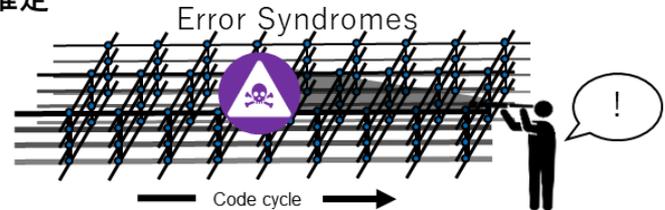
例：過熱による原子の脱トラップ



例：時間経過による制御のドリフト



エラー推定



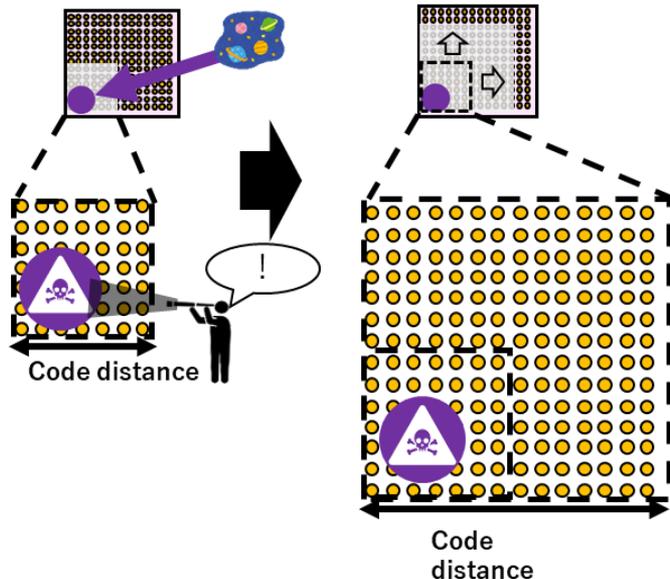
Q3DE: 動的なエラーに対応する誤り訂正

制御回路の速度：動的なエラー訂正機構

鈴木さんの資料から引用

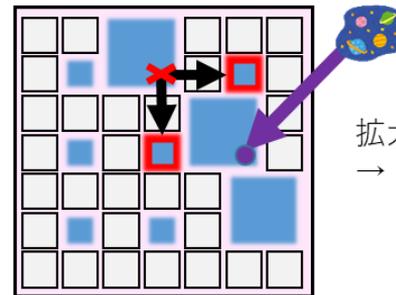
量子ビットのエラー率は時間的に変動する

YS, T. Sugiyama, T. Arai, W. Liao, K. Inoue, T. Tanimoto



変動を検知したら符号距離を拡大する

広げる際のオーバーヘッド



拡大によって ■ が繋げなくなる
→ スケジュールが破綻

- 使用中のブロック
- 未使用ブロック

(+) 動的なエラーに対する耐性

(-) 命令スループットに対するオーバーヘッド (~9%)

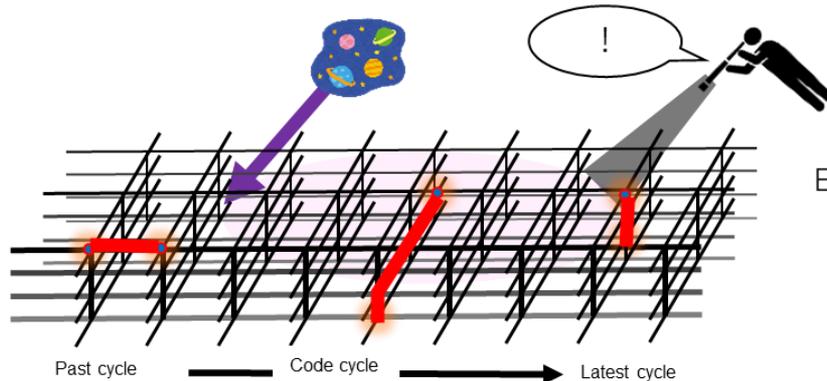
Q3DE: 動的なエラーに対応する誤り訂正

制御回路の速度：動的なエラー訂正機構

鈴木さんの資料から引用

量子ビットのエラー率は時間的に変動する

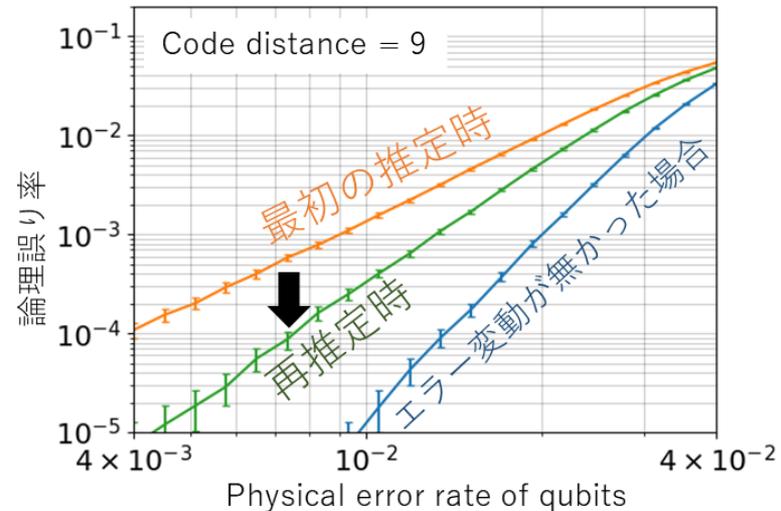
YS, T. Sugiyama, T. Arai, W. Liao, K. Inoue, T. Tanimoto



Error decoding

エラーを検知したらエラー推定をやり直す
再実行時はエラー率が変動した個所を考慮する

- (+) 動的なエラーに対する耐性
- (-) 復号スループットの悪化 (~1%)



Q3DE: 動的なエラーに対応する誤り訂正

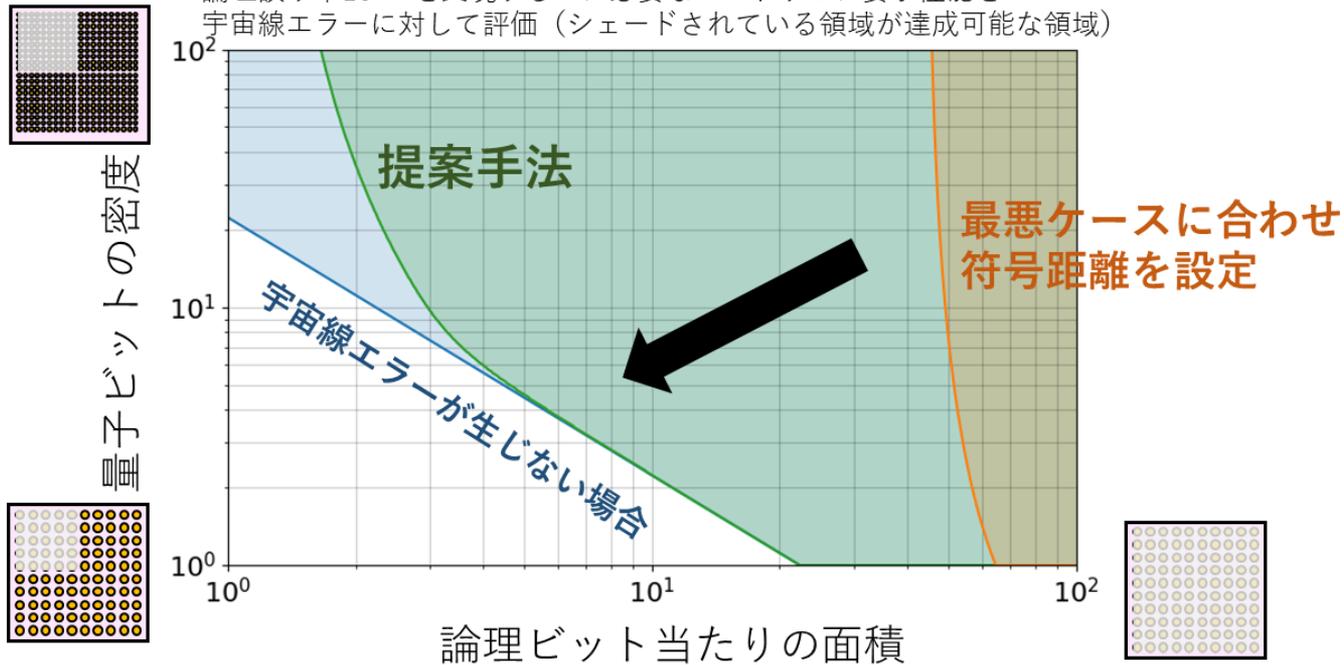
制御回路の速度：動的なエラー訂正機構

鈴木さんの資料から引用

量子ビットのエラー率は時間的に変動する

YS, T. Sugiyama, T. Arai, W. Liao, K. Inoue, T. Tanimoto

論理誤り率 10^{-10} を実現するのに必要なハードウェア要求性能を
宇宙線エラーに対して評価（シェードされている領域が達成可能な領域）



応用に必須となる誤り率達成に必要なハードウェア要求を大幅に低減

制御回路の速度：品質のばらつき

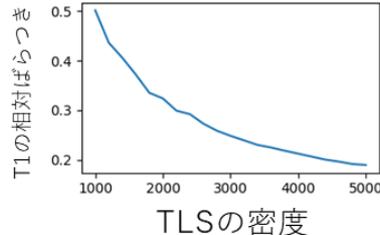
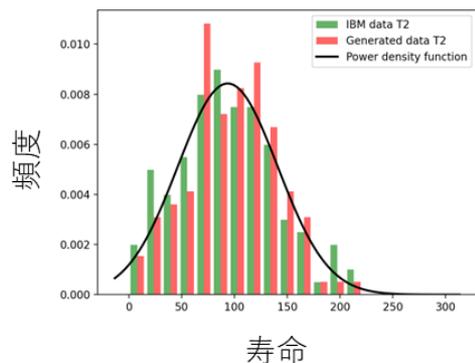
鈴木さんの資料から引用

量子ビットの誤り率は実際には不均質

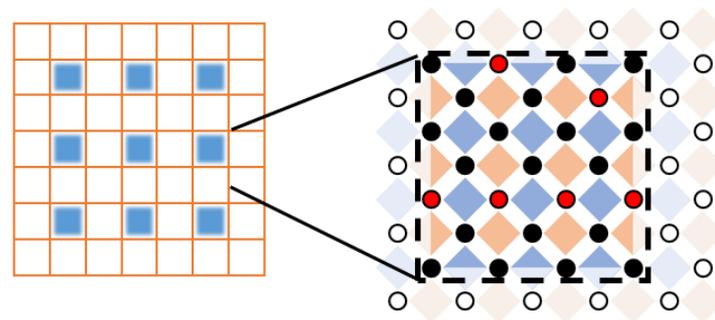
W. Liao, YS, Y. Ueno, T. Tanimoto, Y. Tokunaga

実際の実装では不純物の存在で寿命はばらつく

低品質な量子ビットがたまたま並んだブロックは使えない



不純物の数や線幅が減ると、量子ビットの寿命は延びるが、寿命のばらつきも増える



● Bad fabrication qubit, high error rate due to short T1/T2.

素朴な解決策

- 事前に低品質な量子ビットや欠陥を洗い出し、こうした論理ビットは利用しないように工夫する
- 制御の複雑化 / 製造したチップごとに命令のコンパイルが必要となり複雑化
- 復号の際に低品質な量子ビットは信頼性を下げることで誤り推定を高速に行う
- 既存の設計手法は重みを考慮しないことで時間制約を満たすため実施不可

WIT-Greedy: 量子ビットの誤りのばらつきに対応する誤り訂正

制御回路の速度：品質のばらつき

鈴木さんの資料から引用

量子ビットの誤り率は実際には不均質

W. Liao, YS, Y. Ueno, T. Tanimoto, Y. Tokunaga

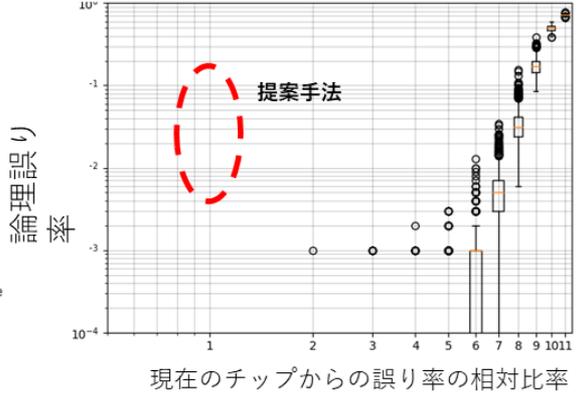
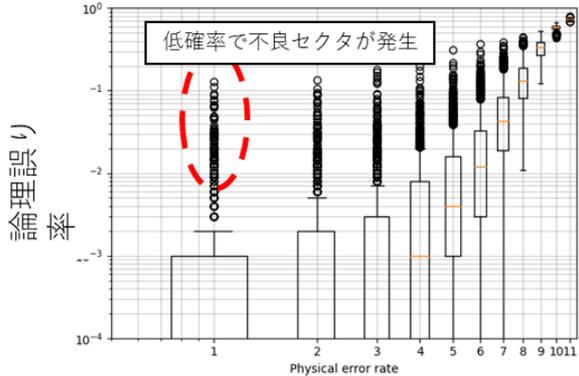
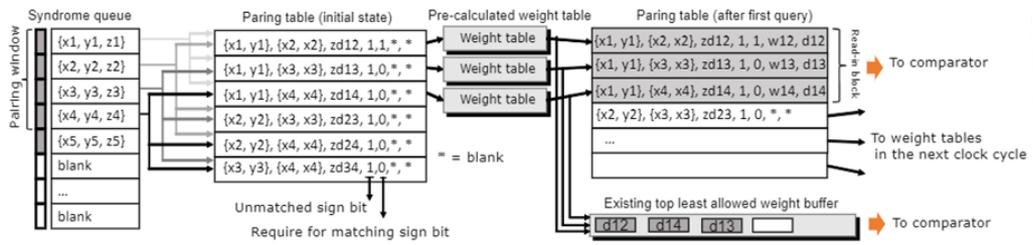
量子ビットの誤り率が不均質になると、
重みが不均質なマッチング問題を解く必要が生じる



重みが均質な場合
最短パス = 座標の距離

重みが不均質な場合
最短パス ≠ 座標の距離
最小経路探索が必要

経路と重みを事前計算し、圧縮された状態でテーブルに保持して問い合わせ



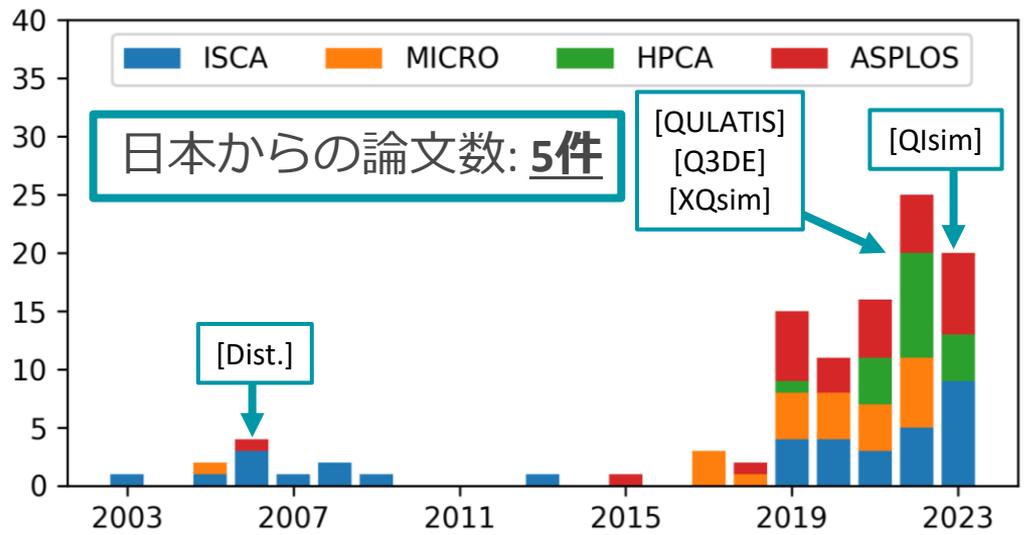
発表内容

- 計算機アーキテクチャ分野について
 - 計算機アーキテクチャの研究対象・隣接分野
 - 計算機アーキテクチャ分野における量子関連の研究動向
- FTQCの実現に向けた超伝導古典デバイスアーキテクチャ
 - 背景: 超伝導誤り耐性量子計算機、表面符号
 - 実用的な復号器の満たすべき性質
 - QECOOL: 超伝導古典回路を用いた表面符号のオンライン復号器
 - QECOOLの拡張および最近の関連研究
- 最近取り組んでいるトピック

未公表内容を含むためHPでは非公開

- まとめ・今後の量子計算機アーキテクチャ研究に向けて

国内外の量子計算機アーキテクチャ研究動向



アーキ系のトップ国際会議 (ISCA, MICRO, HPCA, ASPLOS) における量子計算機関連論文数 (過去20年分)

年	量子関連論文割合
2003~2018	0~1%程度
2019	5.4% (15/276)
2020	3.6% (11/308)
2021	5.0% (16/323)
2022	7.7% (25/325)
2023 (除MICRO)	6.4% (20/311)

トップ国際会議における量子関連論文数割合

元データ: <https://yuteno.github.io/> または上野のresearchmapで公開中

[Dist.] R. Van Meter, W. Munro, K. Nemoto, K. Itoh, "Distributed Arithmetic on a Quantum Multicomputer", **ISCA2006**.
 [QULATIS] **Y. Ueno**, M. Kondo, M. Tanaka, Y. Suzuki, Y. Tabuchi, "QULATIS: A Quantum Error Correction Methodology toward Lattice Surgery", **HPCA2022**.
 [Q3DE] Y. Suzuki, ..., K. Inoue, T. Tanimoto, "Q3DE: A fault-tolerant quantum computer architecture for multi-bit burst errors by cosmic rays", **MICRO2022**.
 [XQsim] I. Byun, ..., T. Tanimoto, M. Tanaka, K. Inoue, J. Kim, "XQsim: modeling cross-technology control processors for 10+K qubit quantum computers", **ISCA2022**.
 [Qlsim] D. Min, ..., M. Tanaka, K. Inoue, J. Kim, "Qlsim: Architecting 10+K Qubit QC Interfaces Toward Quantum Supremacy", **ISCA2023**.

国内外の量子計算機アーキテクチャ研究動向

主要な研究グループ	論文数 (割合)	First quantum paper in top conferences
University of Chicago (Fred Chong (@UCSB until 2015))	32本 (29.1%)	ISCA2003
Georgia Tech. (Moinuddin Qureshi, Swamit Tannu (UW-Madison))	13+4 (16.5%)	MICRO2017
Princeton University (Margaret Martonosi)	13 (12.6%) (内Chicagoと共同5)	ISCA2007
UC Santa Barbara (Yuan Xie, Yufei Ding)	6 (5.8%)	ASPLOS2019

- 60%の論文が上位4グループから出ている

各グループの初期の量子関連論文

Chicago University

- [初期] M. Oskin, F. Chong, I. Chuang, J. Kubiawicz, Building Quantum Wires: The Long and the Short of it, ISCA2003. (arXiv2001.06598)
- [最近] A. Litteken, L. Seifert, J. Chadwick, N. Nottingham, F. Chong, J. Baker, Qompress: Efficient Compilation for Ququarts Exploiting Partial and Mixed Radix Operations for Communication Reduction, ASPLOS2023.

Georgia Tech.

- [初期] P. Das, C. Pattison, S. Manne, D. Carmean, K. Svore, M. Qureshi N. Delfosse, AFS: Accurate, Fast, and Scalable Error-Decoding for Fault-Tolerant Quantum Computers, HPCA2022. (arXiv2001.06598)
- [最近] S. Vittal, P. Das, M. Qureshi, Astrea: Accurate Quantum Error-Decoding via Practical Minimum-Weight Perfect-Matching, ISCA2023.

最初は「**アーキわかる（興味ある）物理屋**」と併走
その過程で「**物理わかるアーキ屋**」を育成
物理屋の実装下請けは評価されない

Q. コンピュータ屋が量子コンピュータを研究する必要ある？

● A. Yes!

- 人類の計算能力の質的な向上への貢献
- ↑実現のためには計算機アーキの知見必須
- 新しい物好きなら楽しめる
- トップカンファに通しやすい(?)

● A. No!

- 難しいことは専門家に任せればいい
 - 物理の人とチームを組む
- (ほぼ) 量子のことを知らなくても貢献できる箇所はある

情報系学会でのパネルセッション

「コンピュータ研究者は、量子コンピュータを研究する(勉強する)必要があるのだろうか？」
での発表資料より抜粋

本数、割合ともに増加傾向
世界でも有カグループは少数
-> まだ狙い目あり？

最初は「**アーキわかる (興味ある) 物理屋**」と併走
その過程で「**物理わかるアーキ屋**」を育成

まとめ

- 計算機の人間の言う「アーキテクチャ」
= 計算機の中身、全体の構成、取り巻く環境
 - (個人的には) システムソフトウェアからビットまでが興味範囲
- 海外では量子計算機アーキテクチャの研究が盛ん、国内はまだこれから
- その一例として、
極低温環境で動作する表面符号の復号器を提案
 - 復号器の効率的・実用的な実装はホットトピック
- 物理系 + 計算機系研究者の共同研究が重要